



**Силабус навчальної дисципліни**  
**«ОСНОВИ ПОБУДОВИ ТА ЗАХИСТУ МІКРОПРОЦЕСОРНИХ СИСТЕМ»**

Спеціальність	125 Кібербезпека
Освітня програма	Кібербезпека
Освітній рівень	бакалавр
Статус дисципліни	Базова
Мова викладання	Українська
Курс / семестр	2 курс, 4 семестр
Кількість кредитів ЄКТС	4
Розподіл за видами занять та годинами навчання	Лекції – 24 год. Практичні (семінарські) – 0 год. Лабораторні – 24 год. Самостійна робота – 72 год.
Форма підсумкового контролю	залік
Кафедра	Кібербезпеки та інформаційних технологій, м. Харків, пр-т Науки 9-А, 057-702-18-31, <a href="http://www.kafcbit.hneu.edu.ua/">http://www.kafcbit.hneu.edu.ua/</a>
Викладач (-і)	Погасій Сергій Сергійович, к.е.н., доц.
Контактна інформація викладача (-ів)	<a href="mailto:spogasiy1978@gmail.com">spogasiy1978@gmail.com</a>
Дні занять	Вівторок
Консультації	Четвер 10.15; дистанційні; відповідно до графіку; індивідуальні

Метою викладання навчальної дисципліни “Основи побудови та захисту мікропроцесорних систем” є навчання студентів основам знань, які необхідні майбутнім спеціалістам-практикам в галузі мікропроцесорної техніки, побудови комплексних систем захисту інформації на основі синтезу організаційних і технічних заходів в умовах сучасних кіберзагроз.

*Передумови для навчання*  
*Фізичні основи технічних засобів розвідки*  
*Основи побудови та захисту сучасних операційних систем*

**Зміст навчальної дисципліни**

**Змістовий модуль 1 Загальні принципи пристроїв і функціонування мікроконтролерів**

**Тема 1. Програмовані логічні інтегральні схеми, загальні відомості, принцип роботи, інструменти розробки, область застосування.**

**Тема 2. Програмно-апаратна архітектура IA-32 процесорів Intel.**

**Тема 3. Принципи використання систем числення.**

**Тема 4. Мова програмування Асемблер.**

**Тема 5. Синтаксис асемблера.**

**Змістовий модуль 2. Програмування мікроконтролери ATMEGA AVR.**

**Тема 6. Мікроконтролери ATMEGA сімейства Mega.**

**Тема 7. Порти мікроконтролерів AVR ATMEGA сімейства Mega**

**Тема 8. Таймери мікроконтролерів ATMEGA сімейства Mega**

**Тема 9. Аналого-цифровий перетворювач (АЦП) ATMEGA сімейства Mega**

**Тема 10. Універсальний послідовний приймач ATMEGA сімейства Mega**

**Тема 11 Реалізація типових П, ПІ, ПІД-регуляторів на МК**



**Тема 12. Мікропроцесорна реалізація передавальних функцій**

**Тема 13. Основні операції цифрової обробки сигналів (ЦОС)**

**Матеріально-технічне (програмне) забезпечення дисципліни**

*Фізичні основи технічних засобів розвідки*

*Основи побудови та захисту сучасних операційних систем*

**Сторінка курсу на платформі Moodle** Посилання:

**(персональна навчальна система)**

Сайт персональних навчальних систем ХНЕУ ім. С. Кузнеця за дисципліною “Основи побудови та захисту мікропроцесорних систем”

<https://pns.hneu.edu.ua/course/view.php?id=5238>

*Рекомендовані джерела*

*Основна*

1. Евстифеев А. В. *Микроконтроллеры А VR семейства Mega. Руководство пользователя.* -М.: Издательский дом «Додэка-XXI>>, 2007.

2. Евстифеев А. В. *Микроконтроллеры А VR семейства Tiny. Руководство пользователя.* -М.: Издательский дом «Додэка-XXI», 2007.

3. Мортон Дж. *Микроконтроллеры AVR. Вводный курс.* -М.: Додэка-XXI, 2006.

4. Трамперт В. *Измерение, управление и регулирование с помощью А VR-микроконтроллеров.* -Киев: МК-Пресс, 2007.

5. Шпак Ю. А. *Программирование на языке С для AVR и PIC микроконтроллеров.* -Москва-Киев: Додэка XXI, МК-Пресс, 2007.

*Додаткова*

6. IA-32 Intel® Architecture Software Developer's Manual. Vol. 2. Instruction Set Reference. Intel Corporation, 2002.

7. Assembly-Language Developer System, Version 6.1, for MS-DOS and Windows Operation System Microsoft Corporation.

8 Тук М., Юров В. *Процессоры Pentium IV, Athlon и Duron.* — СПб.: Питер, 2001.

*Інформаційні ресурси.*

9. *Сайт дистанційного навчання ХНЕУ ім. С. Кузнеця навчальної дисципліни “Основи побудови та функціонування мікропроцесорних систем”*

<https://pns.hneu.edu.ua/course/view.php?id=5238>

**Система оцінювання результатів навчання**

Студента слід **вважати атестованим**, якщо сума балів, одержаних за результатами підсумкової/семестрової перевірки успішності, дорівнює або перевищує 60. Мінімумально можлива кількість балів за поточний і модульний контроль упродовж семестру – 35 та мінімумально можлива кількість балів, набраних на екзамені, – 25.

Підсумкова оцінка з навчальної дисципліни розраховується з урахуванням балів, отриманих під час екзамену, та балів, отриманих під час поточного контролю за накопичувальною системою. Сумарний результат у балах за семестр складає: "60 і більше балів – зараховано", "59 і менше балів – не зараховано" та заноситься у залікову "Відомість обліку успішності" навчальної дисципліни.

Більш детальна інформація щодо оцінювання наведена в технологічній карті дисципліни.

**Накопичування рейтингових балів з навчальної дисципліни (приклад)**



Види навчальної роботи	Мах кількість балів
Активна робота на парі (лекції)	12
Лабораторні роботи	22
Письмові контрольні роботи	20
Експрес-опитування	6
Екзамен	40
<b>Максимальна кількість балів</b>	<b>100</b>

Відповідність шкали оцінювання ЄКТС національній системі оцінювання та ХНЕУ ім. С. Кузнеця			
Сума балів за всі види навчальної діяльності	Оцінка ЄКТС	Оцінка за національною шкалою	
		для екзамену (іспиту), диференційованого заліку, курсового проекту (роботи), практики, тренінгу	для заліку
90 – 100	A	відмінно	зараховано
82 – 89	B	добре	
74 – 81	C		
64 – 73	D	задовільно	не зараховано
60 – 63	E	незадовільно	
35 – 59	FX		
1 – 34	F		

**Політики навчальної дисципліни**  
*Політика дотримання академічної доброчесності,  
Політика щодо пропусків занять,  
Політика щодо виконання завдань пізніше встановленого терміну,  
тощо*

*Більш детальну інформацію щодо компетентностей, результатів навчання, методів навчання, форм оцінювання, самостійної роботи наведено у Робочій програмі навчальної дисципліни «Основи побудови та захисту мікропроцесорних систем», 2020.*

Силабус затверджено на засіданні кафедри «31» серпня 2020 р. Протокол № 2